**Nazwa przedmiotu:**

Systemy cyfrowe

**Koordynator przedmiotu:**

dr inż. Paweł Tomaszewicz

**Status przedmiotu:**

Fakultatywny ograniczonego wyboru

**Poziom kształcenia:**

Studia I stopnia

**Program:**

Elektronika i Telekomunikacja

**Grupa przedmiotów:**

przedmioty specjalności

**Kod przedmiotu:**

SYCZ

**Semestr nominalny:**

7 / rok ak. 2020/2021

**Liczba punktów ECTS:**

6

**Liczba godzin pracy studenta związanych z osiągnięciem efektów uczenia się:**

- studiowanie wykładów : 45 godz.,
- przygotowanie do kolejnych wykładów i realizacji projektu (przejrzenie materiałów z wykładu i dodatkowej literatury, próba rozwiązania miniproblemów sformułowanych na wykładzie): 20 godz.
- udział w konsultacjach związanych z realizacją projektu: = 15 godz. (zakładamy, że student korzysta z 2-godz. konsultacji dotyczących zainstalowania, uruchomienia i korzystania z oprogramowania wspomagającego projektowanie, a ponadto z konsultacji w semestrze za pomocą emaila),
- realizacja zadań projektowych: 50 godz. (obejmuje także zainstalowanie oprogramowania i opanowanie umiejętności wykorzystania go do realizacji projektu oraz przygotowanie kolejnych sprawozdań),
- przygotowanie do egzaminu (rozwiązanie zadań przedegzaminacyjnych, udział w konsultacjach przedegzaminacyjnych) oraz obecność na egzaminie: 20 godz. + 2 godz. + 3 godz. = 15 godz. (pomijamy ew. egzamin ustny)

daje sumarycznie: 50+20+15+45+15=145 godz. co odpowiada ok. 6 punktom ECTS

**Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich:**

1

**Język prowadzenia zajęć:**

polski

**Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym:**

3

**Formy zajęć i ich wymiar w semestrze:**

|  |  |
| --- | --- |
| Wykład:  | 30h |
| Ćwiczenia:  | 15h |
| Laboratorium:  | 0h |
| Projekt:  | 15h |
| Lekcje komputerowe:  | 0h |

**Wymagania wstępne:**

- podstawowe wiadomości z teorii układów logicznych
- podstawowe wiadomości z techniki cyfrowej dotyczące bloków funkcjonalnych, specyfikacji oraz opisu działania

**Limit liczby studentów:**

-

**Cel przedmiotu:**

Zapoznanie studentów z metodami syntezy i weryfikacji układów i systemów cyfrowych realizowanych w nowoczesnych strukturach FPLD/FPGA, a w szczególności opanowanie podstaw posługiwania się językami opisu sprzętu w komputerowych systemach projektowania układów cyfrowych. Zdobycie umiejętności realizacji systemów cyfrowych w nowoczesnej technice FPLD/FPGA.

**Treści kształcenia:**

Rola i znaczenie układów cyfrowych we współczesnej inżynierii komputerowej. Klasyfikacja układów cyfrowych.
Cyfrowe bloki funkcjonalne.
Synteza strukturalna.
Zasady specyfikacji układów cyfrowych.
Wprowadzenie do języka opisu sprzętu na przykładzie VerilogHDL.
Układy programowalne.
Komputerowe metody syntezy logicznej układów cyfrowych.
Uniwersyteckie systemy syntezy logicznej.
Przykłady projektowania.

**Metody oceny:**

- ocenę wiedzy i umiejętności związanych z realizacją zadań projektowych, ocenę sprawozdań z realizacji projektu (poszczególnych zadań projektowych),
- ocenę wiedzy i umiejętności wykazanych na egzaminie pisemnym o charakterze problemowym (na kolokwium i egzaminie student może korzystać z dowolnych materiałów dydaktycznych oraz komputera) oraz – w przypadkach wątpliwości co do oceny – na egzaminie ustnym

**Egzamin:**

tak

**Literatura:**

- Meyer-Baese U.: Digital Signal Processing with Field Programmable Gate Arrays, Springer Verlag, Berlin 2001.
- Łuba T., Jasiński K., Zbierzchowski B.: Programowalne układy przetwarzania sygnałów i informacji - technika cyfrowa w multimediach i kryptografii. Referat plenarny KST'2003, Przegląd Telekomunikacyjny i Wiadomości Telekomunikacyjne, zeszyt 8-9'2003.
- Łuba T.(red.), Rawski M., Tomaszewicz P., Zbierzchowski B.: Synteza układów cyfrowych, Wydawnictwa Komunikacji i Łączności, Warszawa 2003.
- Łuba T.(red.), Rawski M., Tomaszewicz P., Zbierzchowski B.: Programowalne układy przetwarzania informacji, Wydawnictwa Komunikacji i Łączności, Warszawa 2008.
- Ashenden P.: Digital Design: An Embedded Systems Approach Using Verilog, MK, 2008.
- Materiały w formie elektronicznej na stronie internetowej OKNO i ZPT IT.

**Witryna www przedmiotu:**

https://inz.okno.pw.edu.pl/

**Uwagi:**

-

## Charakterystyki przedmiotowe

### Profil ogólnoakademicki - wiedza

**Charakterystyka SC\_W01:**

potrafi: ocenić łatwość i czas realizacji projektu z użyciem układów cpld/fpga i narzędzi wspomagających projektowanie cad

Weryfikacja:

projekt, egzamin

**Powiązane charakterystyki kierunkowe:** K\_W04, K\_W07

**Powiązane charakterystyki obszarowe:** I.P6S\_WG

**Charakterystyka SC\_W02:**

potrafi: zaprojektować i przetestować poprawność realizacji systemu cyfrowego z układem sortującym i licznikiem synchronicznym

Weryfikacja:

projekt

**Powiązane charakterystyki kierunkowe:** K\_W04, K\_W07, K\_W03

**Powiązane charakterystyki obszarowe:** I.P6S\_WG

**Charakterystyka SC\_W03:**

potrafi: ocenić jakość realizacji projektu w układzie reprogramowalnym cpld/fgpa

Weryfikacja:

projekt

**Powiązane charakterystyki kierunkowe:** K\_W04, K\_W07

**Powiązane charakterystyki obszarowe:** I.P6S\_WG

### Profil ogólnoakademicki - umiejętności

**Charakterystyka SC\_U01:**

potrafi: zaprojektować i przetestować poprawność realizacji systemu cyfrowego z układem sortującym i licznikiem synchronicznym

Weryfikacja:

projekt

**Powiązane charakterystyki kierunkowe:** K\_U09, K\_U15

**Powiązane charakterystyki obszarowe:** III.P6S\_UW.1.o, III.P6S\_UW.4.o

**Charakterystyka SC\_U02:**

potrafi: wskazać ograniczenia w algorytmach przetwarzania informacji i zaproponować realizację w układach reprogramowalnych

Weryfikacja:

projekt, egzamin

**Powiązane charakterystyki kierunkowe:** K\_U07

**Powiązane charakterystyki obszarowe:** I.P6S\_UW

### Profil ogólnoakademicki - kompetencje społeczne

**Charakterystyka SC\_K01:**

potrafi: pracować indywidualnie i w zespole

Weryfikacja:

projekt, egzamin

**Powiązane charakterystyki kierunkowe:** K\_K03

**Powiązane charakterystyki obszarowe:**

**Charakterystyka SC\_K02:**

potrafi: opisać założenia projektowe systemu cyfrowego z uwzględnieniem techniki projektowania w układach reprogramowalnych przez użytkownika cpld/fpga

Weryfikacja:

projekt

**Powiązane charakterystyki kierunkowe:** K\_K04, K\_K06

**Powiązane charakterystyki obszarowe:** I.P6S\_KK, I.P6S\_KO